

CLIPPEDIMAGE= JP02001102511A

PAT-NO: JP02001102511A

DOCUMENT-IDENTIFIER: JP 2001102511 A

TITLE: HIGH-FREQUENCY CIRCUIT MODULE AND COMMUNICATION
SYSTEM

PUBN-DATE: April 13, 2001

INVENTOR-INFORMATION:

NAME	COUNTRY
HASE, HIDEKAZU	N/A
IMAI, TAKASHI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
HITACHI LTD	N/A

APPL-NO: JP11275730

APPL-DATE: September 29, 1999

INT-CL (IPC): H01L025/00

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a smaller high-frequency circuit module and a communication system using it.

SOLUTION: A dielectrics substrate between a transmission line and a ground conductor line of an input-side matching circuit and an output-side matching circuit comprises at least two layers. Since a part can be made thicker as required with no changes in the entire thickness of a dielectrics substrate, a transmission loss is reduced, for smaller high-frequency circuit module as well as a communication system using it.

COPYRIGHT: (C)2001,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-102511

(P2001-102511A)

(43) 公開日 平成13年4月13日 (2001.4.13)

(51) IntCl.⁷

H01L 25/00

識別記号

F I

H01L 25/00

テマコード* (参考)

B

審査請求 未請求 請求項の数10 OL (全9頁)

(21) 出願番号 特願平11-275730

(22) 出願日 平成11年9月29日 (1999.9.29)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 長谷 英一

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 今井 俊

東京都小平市上水本町五丁目20番1号 株

式会社日立製作所半導体グループ内

(74) 代理人 100075096

弁理士 作田 康夫

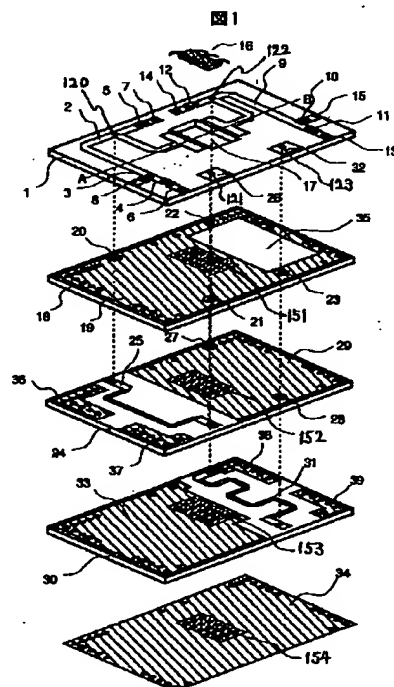
(54) 【発明の名称】 高周波回路モジュールおよび通信装置

(57) 【要約】

【課題】 より小型化が可能な高周波回路モジュールおよびそれを用いた通信装置を提供する。

【解決手段】 2層以上の誘電体基板を用い、入力側整合回路や出力側整合回路の伝送線路と接地導体間の誘電体基板の厚さを2層以上とする

【効果】 誘電体基板全体の厚さを変えずに、必要な部分の厚さを厚くすることが可能なので、伝送損失を低減でき、かつ高周波回路モジュールのおよびこれを用いた通信装置の小型化が可能となる。



【特許請求の範囲】

【請求項1】2層以上の誘電体基板と、該誘電体基板上に形成された、半導体素子、該半導体素子の入力側整合回路および出力側整合回路、および接地導体を有する高周波回路モジュールにおいて、上記出力側整合回路の伝送線路と上記接地導体間の誘電体基板の厚さは2層以上であることを特徴とする高周波回路モジュール。

【請求項2】上記入力側整合回路の伝送線路と上記接地導体間の誘電体基板の厚さは2層以上であることを特徴とする請求項1に記載の高周波回路モジュール。

【請求項3】2層以上の誘電体基板と、該誘電体基板上に形成された、半導体素子、該半導体素子の入力側整合回路および出力側整合回路、および接地導体を有する高周波回路モジュールにおいて、上記出力側整合回路の伝送線路と上記接地導体との間に存在する誘電体基板に設けられた接地導体の形状は、上記伝送線路に対向する部分を含むようにくり貫かれた形状であることを特徴とする高周波回路モジュール。

【請求項4】上記入力側整合回路の伝送線路と上記接地導体との間に存在する誘電体基板に設けられた接地導体の形状は、上記伝送線路に対向する部分を含むようにくり貫かれた形状であることを特徴とする請求項3に記載の高周波回路モジュール。

【請求項5】2層以上の誘電体基板と、該誘電体基板上に形成された、半導体素子、該半導体素子の入力側整合回路および出力側整合回路、および接地導体を有する高周波回路モジュールにおいて、上記入力側整合回路の伝送線路と上記接地導体間の誘電体基板の厚さは2層以上であることを特徴とする高周波回路モジュール。

【請求項6】上記出力側整合回路の伝送線路と上記接地導体間の誘電体基板の厚さは2層以上であることを特徴とする請求項5に記載の高周波回路モジュール。

【請求項7】2層以上の誘電体基板と、該誘電体基板上に形成された、半導体素子、該半導体素子の入力側整合回路および出力側整合回路、および接地導体を有する高周波回路モジュールにおいて、上記入力側整合回路の伝送線路と上記接地導体との間に存在する誘電体基板に設けられた接地導体の形状は、上記伝送線路に対向する部分を含むようにくり貫かれた形状であることを特徴とする高周波回路モジュール。

【請求項8】上記出力側整合回路の伝送線路と上記接地導体との間に存在する誘電体基板に設けられた接地導体の形状は、上記伝送線路に対向する部分を含むようにくり貫かれた形状であることを特徴とする請求項7に記載の高周波回路モジュール。

【請求項9】請求項1乃至4のいずれか一項に記載の高周波回路モジュールを送信側の電力増幅器として有することを特徴とする通信装置。

【請求項10】請求項5乃至8のいずれか一項に記載の高周波回路モジュールを受信側の低雑音増幅器として有

することを特徴とする通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は高周波回路モジュールおよびこれを用いた移動無線端末や携帯電話等の通信装置に関する。

【0002】

【従来の技術】移動無線端末や携帯電話等に用いられる高周波回路モジュールでは搭載性や通話時間の観点から装置の小型化、高電力効率化が重要な課題と成っている。

【0003】従来の移動無線端末や携帯電話等の通信装置に用いられる高周波回路モジュールとして、単層または多層の誘電体基板を用いたものが知られている。

【0004】単層の誘電体基板を用いた高周波回路モジュールの例は、1996年電子情報通信学会総合大会C-86「単層アルミナ薄膜基板を用いた800MHz帯アナログ、デジタル共用パワーアンプモジュール」に示されている（以下、第一の従来技術という）。この第一の従来技術では、分布定数素子を構成する伝送線路、抵抗、容量、インダクタ等の集中定数素子、および半導体素子を誘電体基板の同一面上に形成し、入出力整合回路および電力増幅器を構成している。高周波信号は誘電体基板の表面に設けた高周波信号電極により外部と接続している。誘電体基板の表面に設けた半導体素子の接地電極と裏面の接地電極はスルーホールを介して接続されている。

【0005】また、多層（2層）の誘電体基板を用いた高周波回路モジュールの例は、1997年電子情報通信学会エレクトロニクスソサイエティ大会C-2-14「セラミック基板を用いた1.9GHz帯RFフロントエンドモジュール」に示されている（以下、第二の従来技術という）。この第二の従来技術では、分布定数素子を構成する伝送線路、抵抗、容量、インダクタ等の集中定数素子による入出力整合回路、および半導体素子を誘電体基板の同一面上に形成し、高周波回路モジュールを構成している。誘電体基板の1層目表面に設けた高周波信号電極と2層目裏面の高周波信号電極は、2層目表面に設けた配線を介してスルーホールにより接続されている。

誘電体基板の1層目表面に設けた半導体素子の接地電極と裏面の接地電極はスルーホールにより接続されている。ここで、誘電体基板の層の順序は表面から裏面へ向かって1層目、2層目、3層目……と数える。

【0006】

【発明が解決しようとする課題】上記第一の従来技術における小型化、高電力効率化の関係を図9、図10および図11を用いて以下に説明する。

【0007】図9は、単層の誘電体基板上に形成した伝送線路の一般的な断面概略図である。伝送線路を形成する表面の導体43、誘電体基板44、裏面の接地導体4

5から構成されている。

【0008】図10は、誘電体基板44の比誘電率を8.1、誘電体基板44の厚さを0.1mm～3.0mmまで変化させた時の1.9GHzにおける伝送損失の計算値である。曲線1、2、3は、伝送線路を形成する導体43の幅がそれぞれ0.1mm、0.2mm、0.5mmの場合である。図10から明らかなように、いずれの導体43の幅の場合も、誘電体基板44が厚くなるに従って伝送損失は低くなる。

【0009】図11は、誘電体基板44の比誘電率を8.1、伝送線路を形成する導体43の幅を0.02mm～3.0mmまで変化させた時の1.9GHzにおける伝送損失の計算値である。曲線1、2、3は、誘電体基板44の厚さがそれぞれ0.15mm、0.3mm、0.6mmの場合である。図11から明らかなように、いずれの誘電体基板44の厚さの場合も、伝送損失は、伝送線路を形成する導体43の幅が広くなるに従って減少し、導体43の幅が0.3mm～0.7mmの範囲で最小となり、導体43の幅がさらに広くなると伝送損失は増加する傾向にある。

【0010】以上より明らかなように、伝送損失の低減には、誘電体基板44が厚く、導体43の幅を広くする必要があり、高周波回路モジュールの小型化には限界がある。

【0011】次に、上記第二の従来技術における小型化、高電力効率化の関係を図12、図13および図14を用いて以下に説明する。

【0012】図12は、2層の誘電体基板上に形成した伝送線路の一般的な断面概略図である。伝送線路を形成する導体46、誘電体基板47、裏面の接地導体48、表面の接地導体49から構成されている。

【0013】図13は、誘電体基板47の比誘電率を8.1、誘電体基板47の厚さを0.1mm～3.0mmまで変化させた時の1.9GHzにおける伝送損失の計算値である。曲線1、2、3は、伝送線路を形成する導体46の幅がそれぞれ0.1mm、0.2mm、0.5mm場合である。図13から明らかなように、いずれの導体46の幅の場合も、誘電体基板47が厚くなるに従って伝送損失は低くなる。

【0014】図14は、誘電体基板47の比誘電率を8.1、伝送線路を形成する導体46の幅を0.02mm～3.0mmまで変化させた時の1.9GHzにおける伝送損失の計算値である。曲線1、2、3は、誘電体基板47の厚さがそれぞれ0.15mm、0.3mm、0.6mmの場合である。図14から明らかなように、いずれの誘電体基板47の厚さの場合も、伝送線路を形成する導体46の幅が広くなるに従って伝送損失は低くなる傾向にある。

【0015】以上より明らかなように、伝送損失の低減には、誘電体基板47が厚く、導体46の幅を広くする

必要があり、高周波回路モジュールの小型化には限界がある。

【0016】本発明の目的は、より小型化が可能な高周波回路モジュールおよびそれを用いた通信装置を提供することにある。

【0017】

【課題を解決するための手段】上記目的は、2層以上の誘電体基板を用い、入力または出力側整合回路の伝送線路と接地導体間の誘電体基板の厚さを2層以上とすることにより達成できる。

【0018】具体的には、入力または出力側整合回路の伝送線路と接地導体との間の連続した誘電体の厚さを厚くするために、これらの間に存在する誘電体基板については、それに設けられる接地導体の形状を、伝送線路に対向する部分を含むようにくり貫いた形状にする。

【0019】誘電体基板全体の厚さを変えずに、必要な部分の厚さを厚くすることが可能なので、伝送損失を低減でき、かつ高周波回路モジュールのおよびこれを用いた通信装置の小型化が可能となる。

20 【0020】

【発明の実施の形態】以下、本発明を実施例により詳細に説明する。

【0021】実施例1

図1は実施例1の高周波回路モジュールの分解図である。1層目の誘電体基板1の表面には、伝送線路2とチップ容量3、4、5からなる入力側整合回路、および伝送線路9とチップ容量10、11、12からなる出力側整合回路を形成する。チップ容量3は入力端子8に、チップ容量4は接地端子6に、チップ容量5は接地端子7に、チップ容量10は出力端子15に、チップ容量11は接地端子13に、チップ容量12は接地端子14に接続する。さらに、1層目の誘電体基板1にはこれを貫通する穴17を設ける。この穴17を介して半導体チップ16を2層目の誘電体基板18上に設けた接地導体19に接着する。

【0022】1層目誘電体基板1表面の伝送線路2は、1層目の誘電体基板1に設けたスルーホール120および2層目の誘電体基板18に設けたスルーホール20を介して3層目の誘電体基板24表面に設けた伝送線路25の一端に接続する。伝送線路25の他端は、2層目の誘電体基板18に設けたスルーホール21および1層目の誘電体基板1に設けたスルーホール121を介して1層目の誘電体基板1表面に設けた端子26に接続する。

【0023】また、1層目誘電体基板1表面の伝送線路9は、1層目の誘電体基板1に設けたスルーホール122、2層目の誘電体基板18に設けたスルーホール22および3層目の誘電体基板24に設けたスルーホール27を介して4層目の誘電体基板30表面に設けた伝送線路31の一端に接続する。伝送線路31の他端は、3層目の誘電体基板24に設けたスルーホール28、2層目

50

の誘電体基板18に設けたスルーホール23および1層目の誘電体基板1に設けたスルーホール123を介して1層目の誘電体基板1表面に設けた端子32に接続する。

【0024】半導体チップ16は1層目誘電体基板1表面の伝送線路2、9にボンディングで接着する。半導体チップ16を接着した2層目誘電体基板18表面の接地導体19は、2層目の誘電体基板18に設けたスルーホール151、3層目の誘電体基板24に設けたスルーホール152、4層目の誘電体基板30に設けたスルーホール153、および4層目の誘電体基板30の裏面の接地導体34に設けたスルーホール154を介して、3層目の誘電体基板24表面に設けた接地導体29、4層目の誘電体基板30表面に設けた接地導体33、および4層目の誘電体基板30の裏面に設けた接地導体34に接続する。ここで、スルーホール151、152、153、154を囲む四角い枠線は半導体チップ16の設置領域を示す。

【0025】1層目誘電体基板1表面の出力側整合回路の伝送線路9に対向する部分を含むように、2層目誘電体基板18表面の接地導体19の一部分35を除去する。接地導体19は、2層目、3層目および4層目の誘電体基板18、24、30の周辺部に設けたスルーホール（符号なし）、ならびに4層目の誘電体基板30の裏面に設けた接地導体34の周辺部に設けたスルーホール（符号なし）を介して、3層目の誘電体基板24表面に設けた接地導体29、36、37、4層目の誘電体基板30表面に設けた接地導体33、38、39および4層目の誘電体基板30の裏面に設けた接地導体34に接続する。

【0026】本実施例においては、接地導体は銅で形成しておき、スルーホールを銅で埋めることによりこれらの間を接続する。

【0027】本実施例では、伝送線路9と接地導体29の間は1層目誘電体基板1と2層目誘電体基板18が連続しており、両者間の厚さは、1層目誘電体基板1に2層目誘電体基板18の厚さが加わったものとなる。したがって、伝送線路9と接地導体29の間の厚さを、1層目誘電体基板1、あるいは2層目誘電体基板18単独の厚さより厚くすることができ、伝送損失を小さくできる。

【0028】本実施例では、高周波信号を取り扱う端子8、15と、半導体チップ16に電圧を印加する端子26、32を1層目の誘電体基板1表面に設けているが、例えば高周波信号を取り扱う端子を1層目の誘電体基板1表面に、半導体チップ16に電圧を印加する端子を4層目の誘電体基板30の裏面に設けてもよい。また、高周波信号を取り扱う端子と、半導体チップ16に電圧を印加する端子を4層目の誘電体基板30の裏面に設けてもよい。また、端子の数も特に限定するものではない。

【0029】図2は、図1を組み立てた場合のA-B部の断面図である。2層目の誘電体基板18表面の接地導体19の一部を除去した部分35を設けることにより、この部分の誘電体基板の厚さを、1層目の誘電体基板1、2層目の誘電体基板18、3層目の誘電体基板24、4層目の誘電体基板30より厚くすることができる。

【0030】図3は、図1の高周波回路モジュールの1段増幅器の等価回路である。伝送線路2とチップ容量3、4、5、ボンディング・ワイヤを含む半導体チップ16に電源電圧を印加する線路25、電源電圧端子26、入力出端子8からなる入力側整合回路、伝送線路9とチップ容量10、11、12、ボンディング・ワイヤを含む半導体チップ16に電源電圧を印加する線路31、電源電圧端子32、出力端子15からなる出力側整合回路からなる。伝送線路2は、伝送線路2a、伝送線路2b、伝送線路2cからなり、伝送線路9は、伝送線路9a、伝送線路9b、伝送線路9cからなる。

【0031】図4は、図3における出力側整合回路の等価回路を、図10に示したごとく単層の誘電体基板44で構成し、ボンディング・ワイヤを含む半導体チップ16の出力インピーダンスを1~100Ω、負荷インピーダンスを50Ω、誘電体基板44の比誘電率を8.1、誘電体基板44上に形成した伝送線路9の幅を0.3mm、誘電体基板44の誘電正接tanδを0.017とし1.9GHzで整合するように伝送線路9a、伝送線路9b、伝送線路9cの長さとしてチップ容量10、11、12の値を最適化した場合の整合回路損失を示す。図4において、曲線1、2、3は、それぞれ誘電体基板44の厚さが0.15mm、0.3mm、0.6mmの場合の計算値である。図4から明らかなように、伝送線路9を形成する誘電体基板44が厚くなるに従って整合回路損失は低くなる傾向にある。例えば、ボンディング・ワイヤを含む半導体チップ16の出力インピーダンスが10Ωの時、誘電体基板44の厚さが0.15mmでの整合回路損失は0.16dBであるが、誘電体基板44の厚さが0.3mmになると0.13dB、0.6mmになると0.1dBに低減される。

【0032】実施例2

図5(a)は実施例2の高周波回路モジュールの分解図、図5(b)は図5(a)を組み立てた場合のA-B部の断面図である。1層目の誘電体基板1上に、伝送線路2とチップ容量3、4、5からなる入力側整合回路を形成し、チップ容量3は入力端子8に接続、チップ容量4は接地端子6に接続、チップ容量5は接地端子7に接続する。入力端子8は2層目の誘電体基板18に設けたスルーホール8a、3層目の誘電体基板24に設けたスルーホール8bにより3層目の誘電体基板24の裏面に形成した接地導体を除去して設けた端子8cに接続される。さらに、伝送線路9とチップ容量10、11、1

2からなる出力側整合回路を形成し、チップ容量10は出力端子15に接続、チップ容量11は接地端子13に接続、チップ容量12は接地端子14に接続する。出力端子9は2層目の誘電体基板18に設けたスルーホール15a、3層目の誘電体基板24に設けたスルーホール15bにより3層目の誘電体基板24の裏面に形成した接地導体を除去して設けた端子15cに接続される。

【0033】1層目の誘電体基板1には、半導体チップ16を2層目の誘電体基板18表面に設けた接地導体19に接着するために、誘電体を除去してこれを貫通する穴17を設ける。1層目の誘電体基板1表面に設けた伝送線路2は端子26に接続する。また、1層目の誘電体基板1表面に設けた伝送線路9は端子32に接続する。

【0034】半導体チップ16は1層目の誘電体基板1表面に設けた伝送線路2、9にボンディングで接着する。半導体チップ16を接着した2層目の誘電体基板18表面に形成した接地導体19は、半導体チップ16の接着部のスルーホールにより3層目の誘電体基板24表面に設けた接地導体29、3層目の誘電体基板24の裏面に形成した接地導体34に接続する。

【0035】1層目の誘電体基板1表面に形成した出力側整合回路の伝送線路9に対向する部分を含むように、2層目の誘電体基板18表面に形成した接地導体19の一部分35を部を除去する。接地導体19は、誘電体基板周辺部のスルーホールにより3層目の誘電体基板24の表面と裏面に形成した接地導体29、34に接続する。

【0036】実施例3

図6(a)は実施例2の高周波回路モジュールの分解図、図6(b)は図6(a)を組み立てた場合のA-B部の断面図である。1層目の誘電体基板1表面に、伝送線路2とチップ容量3、4、5からなる入力側整合回路を形成し、チップ容量3は入力端子8に、チップ容量4は接地端子6に、チップ容量5は接地端子7に接続する。入力端子8は2層目の誘電体基板18に設けたスルーホール8a、3層目の誘電体基板24に設けたスルーホール8bにより3層目の誘電体基板24の裏面に形成した接地導体を除去して設けた端子8cに接続する。さらに、伝送線路9とチップ容量10、11、12からなる出力側整合回路を形成し、チップ容量10は出力端子15に、チップ容量11は接地端子13に、チップ容量12は接地端子14に接続する。出力端子9は2層目の誘電体基板18に設けたスルーホール15a、3層目の誘電体基板24に設けたスルーホール15bにより3層目の誘電体基板24の裏面に形成した接地導体34を除去して設けた端子15cに接続する。

【0037】1層目の誘電体基板1には、半導体チップ16を2層目の誘電体基板18表面に設けた接地導体19に接着するために、誘電体を除去してこれを貫通する穴17を設ける。1層目の誘電体基板1上に設けた伝送

線路2は端子26に接続する。また、1層目の誘電体基板1表面に設けた伝送線路9は端子32に接続する。

【0038】半導体チップ16は1層目の誘電体基板1表面に設けた伝送線路2、9にボンディングで接着する。半導体チップ16を接着した2層目の誘電体基板18表面に形成した接地導体19は、半導体チップ16の接着部のスルーホールにより3層目の誘電体基板24表面および裏面に設けた接地導体29、34に接続する。

【0039】1層目の誘電体基板1表面の出力側整合回路の伝送線路9に対向する部分を含むように、2層目の誘電体基板18表面の接地導体19の一部分35を除去する。さらに、3層目の誘電体基板24表面の接地導体29の一部分40を、伝送線路9に対向する部分を含むように除去する。接地導体19、29は、誘電体基板周辺部のスルーホールにより互いに接続し、また3層目の誘電体基板24の裏面に形成した接地導体34に接続する。

【0040】実施例4

図7(a)は実施例4の高周波回路モジュールの分解

図、図7(b)は図7(a)を組み立てた場合のA-B部の断面図である。1層目の誘電体基板1表面に、伝送線路2とチップ容量3、4、5からなる入力側整合回路を形成し、チップ容量3は入力端子8に、チップ容量4は接地端子6に、チップ容量5は接地端子7に接続する。入力端子8は2層目の誘電体基板18に設けたスルーホール8a、3層目の誘電体基板24に設けたスルーホール8bにより3層目の誘電体基板24の裏面に形成した接地導体を除去して設けた端子8cに接続する。さらに、伝送線路9とチップ容量10、11、12からなる出力側整合回路を形成し、チップ容量10は出力端子15に、チップ容量11は接地端子13に、チップ容量12は接地端子14に接続する。出力端子9は2層目の誘電体基板18に設けたスルーホール15a、3層目の誘電体基板24に設けたスルーホール15bにより3層目の誘電体基板24の裏面に形成した接地導体を除去して設けた端子15cに接続する。1層目の誘電体基板1には、半導体チップ16を2層目の誘電体基板18表面に設けた接地導体19に接着するために、誘電体を除去してこれを貫通する穴17を設ける。1層目の誘電体基板1表面に設けた伝送線路2は端子26に接続する。また、1層目の誘電体基板1表面に設けた伝送線路9は端子32に接続する。

【0041】半導体チップ16は1層目の誘電体基板1表面に設けた伝送線路2、9にボンディングで接着する。半導体チップ16を接着した2層目の誘電体基板18表面に形成した接地導体19は、半導体チップ16の接着部のスルーホールにより3層目の誘電体基板24の表面および裏面に設けた接地導体29、34に接続する。

【0042】1層目の誘電体基板1表面の入力側整合回

路の伝送線路2に対向する部分を含むように、2層目の誘電体基板18表面の接地導体19の一部分41を除去する。さらに、出力側整合回路の伝送線路9に対向する部分を含むように、2層目の誘電体基板18表面の接地導体19の一部分35を除去する。除去部分は、1層目の誘電体基板1、2層目の誘電体基板18、3層目の誘電体基板24より誘電体基板を厚くすることができる。接地導体19は、誘電体基板周辺部のスルーホールにより3層目の誘電体基板24の表面および裏面に形成した接地導体29、34に接続する。

【0043】実施例5

図8(a)は実施例5の高周波回路モジュールの分解図、図8(b)は図8(a)を組み立てた場合のA-B部の断面図である。1層目の誘電体基板1表面に、伝送線路2とチップ容量3、4、5からなる入力側整合回路を形成し、チップ容量3は入力端子8に、チップ容量4は接地端子6に、チップ容量5は接地端子7に接続する。入力端子8は2層目の誘電体基板18に設けたスルーホール8aにより2層目の誘電体基板18の裏面に形成した接地導体を除去して設けた端子8cに接続する。さらに、伝送線路9とチップ容量10、11、12からなる出力側整合回路を形成し、チップ容量10は出力端子15に、チップ容量11は接地端子13に、チップ容量12は接地端子14に接続する。出力端子9は2層目の誘電体基板18に設けたスルーホール15aにより2層目の誘電体基板18の裏面に形成した接地導体を除去して設けた端子15cに接続する。

【0044】1層目の誘電体基板1には、半導体チップ16を2層目の誘電体基板18表面に設けた接地導体19に接着するために、誘電体を除去してこれを貫通する穴17を設ける。1層目の誘電体基板1表面に設けた伝送線路2は端子26に接続する。また、1層目の誘電体基板1表面に設けた伝送線路9は端子32に接続する。

【0045】半導体チップ16は1層目の誘電体基板1表面に設けた伝送線路2、9にボンディングで接着する。半導体チップ16を接着した2層目の誘電体基板18表面に形成した接地導体19は、半導体チップ16の接着部のスルーホールにより2層目の誘電体基板18の裏面に設けた接地導体29に接続する。

【0046】1層目の誘電体基板1表面の出力側整合回路の伝送線路9に対向する部分を含むように、2層目の誘電体基板18表面の接地導体19の一部分35除去する。除去部分は、1層目の誘電体基板1、2層目の誘電体基板18より誘電体基板を厚くすることができる。接地導体19は、誘電体基板周辺部のスルーホールにより第2層目の誘電体基板18の裏面に形成した接地導体29に接続する。

【0047】実施例6

図15は、本発明の通信装置の一実施例である移動無線端末のブロック・ダイアグラムである。図16は、図1

5に示した移動無線端末高周波数部の部品配置図である。送信側の信号は、符号108の変調器、107のバーストスイッチ、106の駆動増幅器、105のフィルタ、104の電力増幅器、103のデュプレクサを経由して102のアンテナ-2から出力される。受信側の信号は、符号101のアンテナ-1、109の低雑音増幅器、105のフィルタ、110の周波数変換器、111の中間周波増幅器を経由した場合と、信号102のアンテナ-2、109の低雑音増幅器、105のフィルタ、110の周波数変換器、111の中間周波増幅器を経由した場合を比較して、113の復調ユニットで処理され114のベースバンド・ユニットに到達するダイバーシィ方式である。112の周波数シンセサイザである。

【0048】電力増幅器104、低雑音増幅器109に上記実施例1から5に記載した高周波回路モジュールを用いる。電力増幅器104としては、出力側整合回路の伝送線路と接地導体間の誘電体基板の厚さをも2層以上とした高周波回路モジュールの他、入力側整合回路の伝送線路と接地導体間の誘電体基板の厚さをも2層以上とした高周波回路モジュールを用いる。

【0049】低雑音増幅器109としては、入力側整合回路の伝送線路と接地導体間の誘電体基板の厚さをも2層以上とした高周波回路モジュールの他、出力側整合回路の伝送線路と接地導体間の誘電体基板の厚さをも2層以上とした高周波回路モジュールを用いる。

【0050】これらの高周波回路モジュールを用いることにより移動無線端末を小型化できる。

【0051】

【発明の効果】本発明によれば、誘電体基板全体の厚さを変えずに、必要な部分の厚さを厚くすることが可能なので、伝送損失を低減でき、かつ高周波回路モジュールのおよびこれを用いた通信装置の小型化が可能となる。

【図面の簡単な説明】

【図1】本発明の実施例1の高周波回路モジュールの分解図である。

【図2】本発明の実施例1の高周波回路モジュールの断面図である。

【図3】本発明の実施例1の高周波回路モジュールの増幅器全体としての等価回路を示す図である。

【図4】従来の高周波回路モジュールの出力側整合回路の損失を計算した図である。

【図5】本発明の実施例2の高周波回路モジュールの分解図および断面図である。

【図6】本発明の実施例3の高周波回路モジュールの分解図および断面図である。

【図7】本発明の実施例4の高周波回路モジュールの分解図および断面図である。

【図8】本発明の実施例5の高周波回路モジュールの分解図および断面図である。

【図9】単層の誘電体基板上に形成した伝送線路の断面

図である。

【図10】単層の誘電体基板上に形成した伝送線路の高周波損失を、誘電体基板の厚さを変えて計算した図である。

【図11】単層の誘電体基板上に形成した伝送線路の高周波損失を、導体の幅を変えて計算した図である。

【図12】2層の誘電体基板に形成した伝送線路の断面図である。

【図13】2層の誘電体基板に形成した伝送線路の高周波損失を、誘電体基板の厚さを変えて計算した図である。

【図14】2層の誘電体基板に形成した伝送線路の高周波損失を、導体の幅を変えて計算した図である。

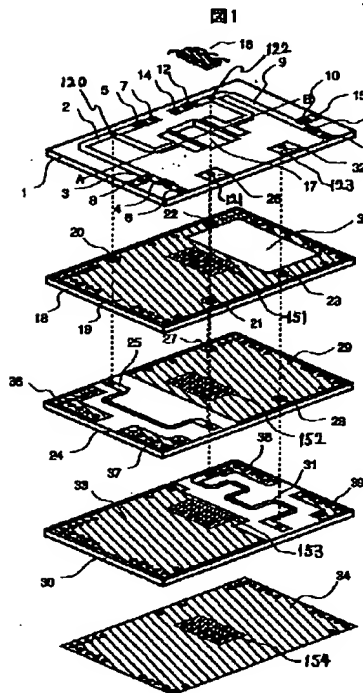
【図15】移動無線端末高周波数部のブロックダイアグラムである。

【図16】移動無線端末高周波数部の部品配置図である。

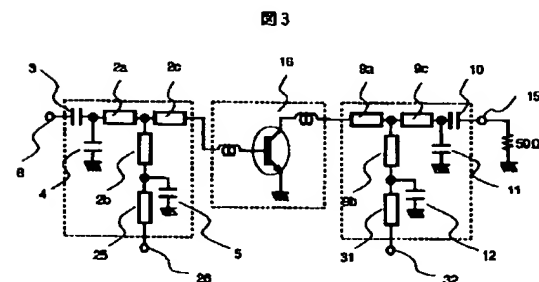
【符号の説明】

1…誘電体基板、2…伝送線路、3、4、5…チップ容量、6、7…接地導体、8…入力端子、9…伝送線路、10、11、12…チップ容量、13、14…接地導体、15…出力端子、16…半導体チップ、17…誘電体を除去した穴、18…誘電体基板、19…接地導体、20、21、22、23…スルーホール、24…誘電体基板、25…伝送線路、26…端子、27、28…スルーホール、29…接地導体、30…誘電体基板、31…伝送線路、32…端子、33…接地導体、34…裏面の接地導体、35…接地導体の除去部分、36、37、38、39…接地導体、120、121、122、123、151、152、153、154…スルーホール。

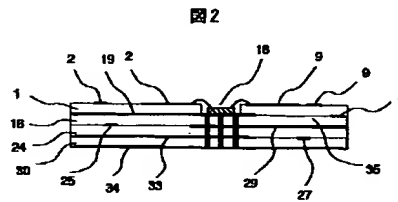
【図1】



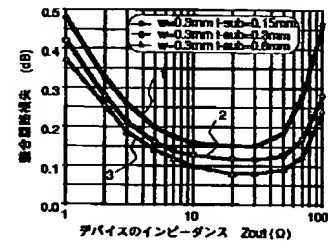
【図3】



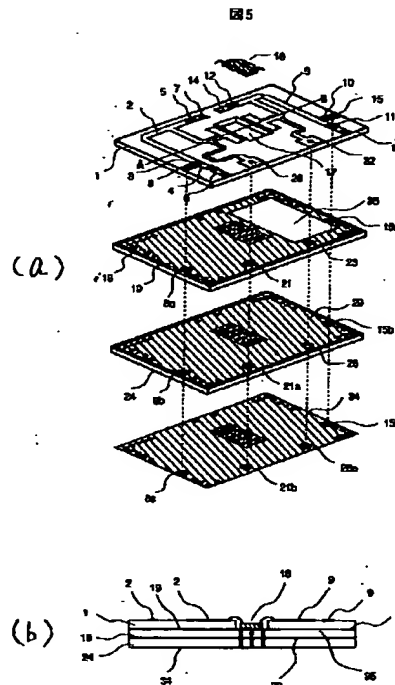
【図2】



【図4】

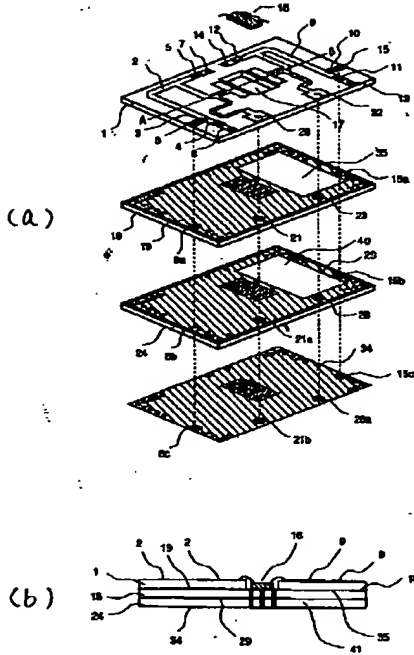


【図5】



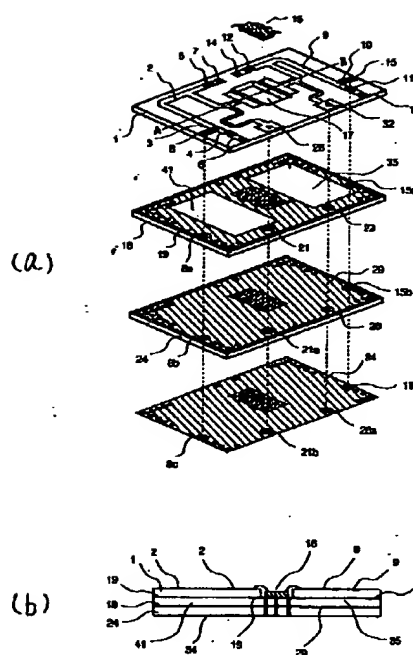
【図6】

図6



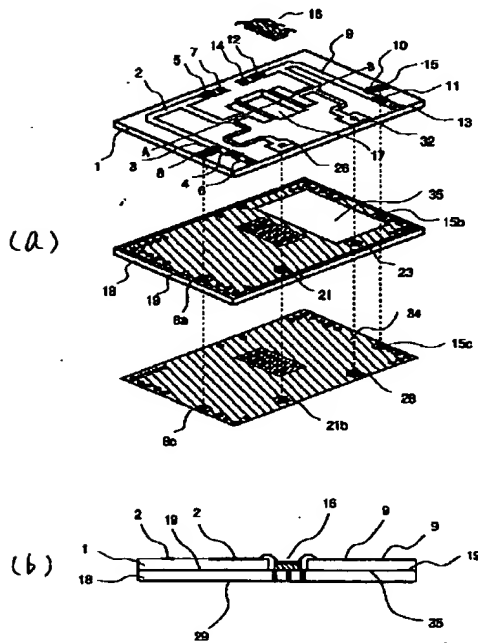
【図7】

図7



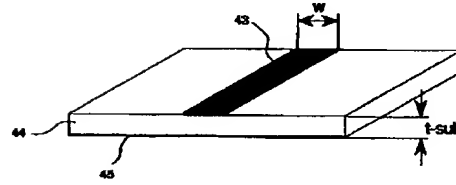
【図8】

図8



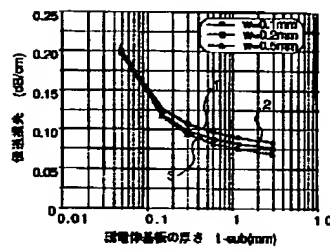
【図9】

図9



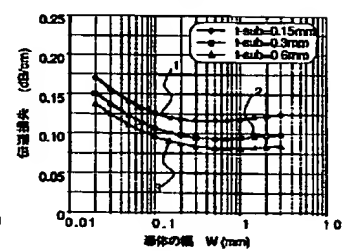
【図10】

図10



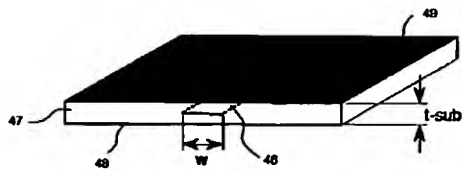
【図11】

図11

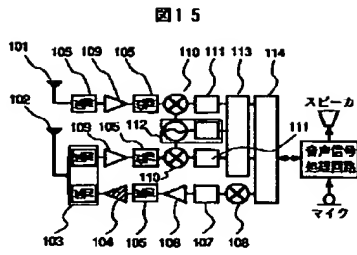


【図12】

図12

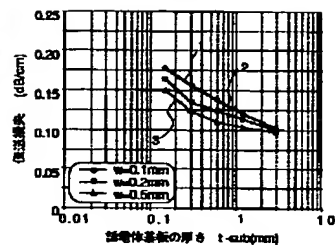


【図15】



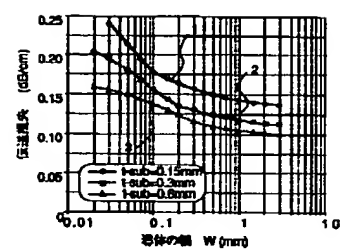
【図13】

図13



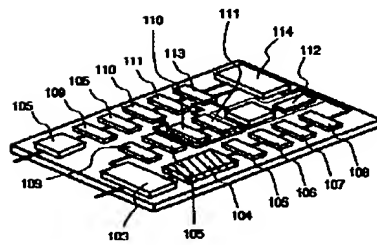
【図14】

図14



【図16】

図16



* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to communication devices which used a RF circuit module and this, such as a mobile radio terminal and a cellular phone.

[0002]

[Description of the Prior Art] By the RF circuit module used for a mobile radio terminal, a cellular phone, etc., the miniaturization of equipment and high power-efficiency-ization change from a viewpoint of loading nature or duration of a call with the important technical problem.

[0003] The thing using the monolayer or the multilayer dielectric substrate as a RF circuit module used for communication devices, such as the conventional mobile radio terminal and a cellular phone, is known.

[0004] The example of the RF circuit module using the dielectric substrate of a monolayer is shown in the electronic-intelligence communication society synthesis convention C-86 ("the 800MHz band analog and digital common power amplification module" using the monolayer alumina thin film substrate) in 1996 (henceforth the first conventional technology). Concentrated-constant elements, such as the transmission line which constitutes a distributed constant element, resistance, capacity, and an inductor, and a semiconductor device are formed on the same field of a dielectric substrate, and an I/O matching circuit and power amplifier consist of this first conventional technology. The RF signal is connected with the exterior by the RF signal electrode prepared in the front face of a dielectric substrate. The grounding electrode of a semiconductor device and the grounding electrode on the back which were prepared in the front face of a dielectric substrate are connected through the through hole.

[0005] Moreover, the example of the RF circuit module using the multilayer (two-layer) dielectric substrate is shown in the electronic-intelligence communication society electronics society convention C-2-14 "the 1.9GHz band RF front end module using the ceramic substrate" in 1997 (henceforth the second conventional technology). The I/O matching circuit by concentrated-constant elements, such as the transmission line which constitutes a distributed constant element, resistance, capacity, and an inductor, and a semiconductor device are formed on the same field of a dielectric substrate, and the RF circuit module consists of this second conventional technology. The RF signal electrode and the RF signal electrode on the rear face of a two-layer eye which were prepared in the 1st layer front face of a dielectric substrate are connected by the through hole through the wiring formed in the two-layer eye front face. The grounding electrode of a semiconductor device and the grounding electrode on the back which were prepared in the 1st layer front face of a dielectric substrate are connected by the through hole. here -- the sequence of the layer of a dielectric substrate -- the rear face from a front face -- going -- the 1st layer and a two-layer eye -- the 3rd layer is counted with

[0006]

[Problem(s) to be Solved by the Invention] The relation of the miniaturization in the conventional technology of the above first and a raise in a power efficiency is explained below using drawing 9, drawing 10, and drawing 11.

[0007] Drawing 9 is the general cross-section schematic diagram of the transmission line formed on the dielectric substrate of a monolayer. grounding of the conductor 43 of the front face which forms the transmission line, the dielectric substrate 44, and a rear face -- it consists of conductors 45

[0008] Drawing 10 is the calculated value of the transmission loss in 1.9GHz when the specific inductive capacity of the dielectric substrate 44 changing the thickness of 8.1 and the dielectric substrate 44 to 0.1mm - 3.0mm. Curves 1, 2, and 3 are the cases where the width of face of the conductor 43 which forms the transmission line is 0.1mm, 0.2mm, and 0.5mm, respectively. Transmission loss becomes low as the dielectric substrate 44 becomes thick also in the width of face of which conductor 43 so that clearly from drawing 10.

[0009] Drawing 11 is the calculated value of the transmission loss in 1.9GHz when changing the width of face of the conductor 43 which forms 8.1 and the transmission line for the specific inductive capacity of the dielectric substrate 44 to 0.02mm - 3.0mm. Curves 1, 2, and 3 are the cases where the thickness of the dielectric substrate 44 is 0.15mm, 0.3mm, and 0.6mm, respectively. Transmission loss decreases as the width of face of the conductor 43 in which the transmission line is formed also in the thickness of which dielectric substrate 44 becomes large, and if it becomes the minimum and the width of face of a conductor 43 becomes still larger in the range whose width of face of a conductor 43 is 0.3mm - 0.7mm, transmission loss will tend to increase, so that clearly from drawing 11.

[0010] As mentioned above, to reduction of transmission loss, the dielectric substrate 44 is thick, it is necessary to make width of

face of a conductor 43 large at it, and there is a limitation in the miniaturization of a RF circuit module so that clearly.

[0011] Next, the relation of the miniaturization in the conventional technology of the above second and a raise in a power efficiency is explained below using drawing 12, drawing 13, and drawing 14.

[0012] Drawing 12 is the general cross-section schematic diagram of the transmission line formed on the two-layer dielectric substrate. grounding of the conductor 46 which forms the transmission line, the dielectric substrate 47, and a rear face -- grounding of a conductor 48 and a front face -- it consists of conductors 49

[0013] Drawing 13 is the calculated value of the transmission loss in 1.9GHz when the specific inductive capacity of the dielectric substrate 47 changing the thickness of 8.1 and the dielectric substrate 47 to 0.1mm - 3.0mm. The width of face of the conductor 46 in which curves 1, 2, and 3 form the transmission line is 0.1mm, 0.2mm, and 0.5mm case, respectively.

Transmission loss becomes low as the dielectric substrate 47 becomes thick also in the width of face of which conductor 46 so that clearly from drawing 13.

[0014] Drawing 14 is the calculated value of the transmission loss in 1.9GHz when changing the width of face of the conductor 46 which forms 8.1 and the transmission line for the specific inductive capacity of the dielectric substrate 47 to 0.02mm - 3.0mm. Curves 1, 2, and 3 are the cases where the thickness of the dielectric substrate 47 is 0.15mm, 0.3mm, and 0.6mm, respectively. Transmission loss tends to become low as the width of face of the conductor 46 in which the transmission line is formed also in the thickness of which dielectric substrate 47 becomes large so that clearly from drawing 14.

[0015] As mentioned above, to reduction of transmission loss, the dielectric substrate 47 is thick, it is necessary to make width of face of a conductor 46 large at it, and there is a limitation in the miniaturization of a RF circuit module so that clearly.

[0016] The purpose of this invention is to offer the communication device which used the RF circuit module and it which can be miniaturized more.

[0017]

[Means for Solving the Problem] the above-mentioned purpose -- the dielectric substrate more than two-layer -- using -- an input, or the transmission line of an output side matching circuit and grounding -- a conductor -- it can attain by carrying out thickness of the dielectric substrate of a between to more than two-layer

[0018] concrete -- an input, or the transmission line of an output side matching circuit and grounding -- grounding prepared in it about the dielectric substrate which exists among these in order to thicken thickness of the dielectric with which it continued between conductors -- it is made the Japanese common chestnut ***** configuration so that the portion which counters the transmission line in the configuration of a conductor may be included

[0019] Since it is possible to thicken thickness of a required portion, without changing the thickness of the whole dielectric substrate, transmission loss can be reduced, and it is a RF circuit module and the miniaturization of the communication device using this is attained.

[0020]

[Embodiments of the Invention] Hereafter, an example explains this invention in detail.

[0021] Example 1 drawing 1 is the exploded view of the RF circuit module of an example 1. The input-side matching circuit which consists of the transmission line 2 and chip capacity 3, 4, and 5, and the output side matching circuit which consists of the transmission line 9 and chip capacity 10, 11, and 12 are formed in the front face of the dielectric substrate 1 of the 1st layer. the chip capacity 3 -- an input terminal 8 -- the chip capacity 4 -- an earth terminal 6 -- the chip capacity 5 -- an earth terminal 7 -- the chip capacity 11 is connected to an earth terminal 13, and the chip capacity 10 connects the chip capacity 12 to an earth terminal 14 at an output terminal 15 Furthermore, the hole 17 which penetrates this is established in the dielectric substrate 1 of the 1st layer. grounding which formed the semiconductor chip 16 on the dielectric substrate 18 of a two-layer eye through this hole 17 -- a conductor 19 is pasted

[0022] The transmission line 2 of 1st layer dielectric substrate 1 front face is connected to the end of the transmission line 25 prepared in dielectric substrate 24 front face of the 3rd layer through the through hole 20 prepared in the through hole 120 prepared in the dielectric substrate 1 of the 1st layer, and the dielectric substrate 18 of a two-layer eye. The other end of the transmission line 25 is connected to the terminal 26 prepared in dielectric substrate 1 front face of the 1st layer through the through hole 121 prepared in the through hole 21 and the dielectric substrate 1 of the 1st layer which were prepared in the dielectric substrate 18 of a two-layer eye.

[0023] Moreover, the transmission line 9 of 1st layer dielectric substrate 1 front face is connected to the end of the transmission line 31 prepared in dielectric substrate 30 front face of the 4th layer through the through hole 27 prepared in the through hole 122 prepared in the dielectric substrate 1 of the 1st layer, the through hole 22 prepared in the dielectric substrate 18 of a two-layer eye, and the dielectric substrate 24 of the 3rd layer. The other end of the transmission line 31 is connected to the terminal 32 prepared in dielectric substrate 1 front face of the 1st layer through the through hole 123 prepared in the through hole 28 prepared in the dielectric substrate 24 of the 3rd layer, the through hole 23 prepared in the dielectric substrate 18 of a two-layer eye, and the dielectric substrate 1 of the 1st layer.

[0024] A semiconductor chip 16 is pasted up on the transmission lines 2 and 9 of 1st layer dielectric substrate 1 front face with bonding. grounding of two-layer eye dielectric substrate 18 front face which pasted up the semiconductor chip 16 -- a conductor 19 The through hole 154 prepared in the conductor 34 is minded. the through hole 153 prepared in the dielectric substrate 30 of the 152 or 4th layer of the through hole prepared in the dielectric substrate 24 of the 151 or 3rd layer of the through hole prepared in the dielectric substrate 18 of a two-layer eye, and grounding of the rear face of the dielectric substrate 30 of the 4th layer -- grounding prepared in dielectric substrate 24 front face of the 3rd layer -- grounding prepared in dielectric substrate 30 front face

of the 29 or 4th layer of the conductor -- grounding prepared in the rear face of a conductor 33 and the dielectric substrate 30 of the 4th layer -- it connects with a conductor 34 Here, the square closing line surrounding through holes 151, 152, 153, and 154 shows the installation field of a semiconductor chip 16.

[0025] the portion which counters the transmission line 9 of the output side matching circuit of 1st layer dielectric substrate 1 front face is included -- as -- grounding of two-layer eye dielectric substrate 18 front face -- a part of conductor 19 35 is removed grounding -- the through hole (with no sign) which formed the conductor 19 in the periphery of the dielectric substrates 18, 24, and 30 of a two-layer eye, the 3rd layer, and the 4th layer -- The through hole (with no sign) prepared in the periphery of a conductor 34 is minded. grounding prepared in the rear face of the dielectric substrate 30 of the 4th layer at the row -- grounding prepared in dielectric substrate 24 front face of the 3rd layer -- conductors 29 and 36 and grounding prepared in dielectric substrate 30 front face of the 37 or 4th layer -- grounding prepared in the rear face of conductors 33, 38, and 39 and the dielectric substrate 30 of the 4th layer -- it connects with a conductor 34

[0026] this example -- setting -- grounding -- the conductor is formed with copper and connects between these by burying a through hole with copper

[0027] this example -- the transmission line 9 and grounding -- the 1st layer dielectric substrate 1 and the two-layer eye dielectric substrate 18 are continuing between conductors 29, and the thickness between both becomes that by which the thickness of the two-layer eye dielectric substrate 18 joined the 1st layer dielectric substrate 1 therefore, the transmission line 9 and grounding -- the thickness between conductors 29 -- the 1st layer dielectric substrate 1 or the two-layer eye dielectric substrate 18 -- it can be made thicker than independent thickness and transmission loss can be made small

[0028] You may prepare the terminal which impresses the terminal which deals with a RF signal, for example although the terminals 8 and 15 dealing with a RF signal and the terminals 26 and 32 which impress voltage to a semiconductor chip 16 are formed in dielectric substrate 1 front face of the 1st layer in this example to dielectric substrate 1 front face of the 1st layer, and impresses voltage to a semiconductor chip 16 in the rear face of the dielectric substrate 30 of the 4th layer. Moreover, you may prepare the terminal dealing with a RF signal, and the terminal which impresses voltage to a semiconductor chip 16 in the rear face of the dielectric substrate 30 of the 4th layer. Moreover, especially the number of terminals is not limited, either.

[0029] Drawing 2 is the cross section of the A-B section at the time of assembling drawing 1. grounding of dielectric substrate 18 front face of a two-layer eye -- by forming the portion 35 which removed a part of conductor 19, thickness of the dielectric substrate of this portion can be made thicker than the dielectric substrate 30 of the 24 or 4th layer of the dielectric substrate of the dielectric substrate 1 of the 1st layer, and the 18 or 3rd layer of the dielectric substrate of a two-layer eye

[0030] Drawing 3 is the equal circuit of the one-step amplifier of the RF circuit module of drawing 1. It consists of an output side matching circuit which consists of the input-side matching circuit and the transmission line 9 which consist of the transmission line 2, the chip capacity 3, 4, and 5 and the track 25 which impresses supply voltage to the semiconductor chip 16 containing a bonding wire, a supply voltage terminal 26, and an input appearance terminal 8, the chip capacity 10, 11, and 12 and the track 31 which impresses supply voltage to the semiconductor chip 16 containing a bonding wire, a supply voltage terminal 32, and an output terminal 15. The transmission line 2 consists of transmission-line 2a, transmission-line 2b, and transmission-line 2c, and the transmission line 9 consists of transmission-line 9a, transmission-line 9b, and transmission-line 9c.

[0031] Drawing 4 is constituted from a dielectric substrate 44 of a monolayer, as the equal circuit of the output side matching circuit in drawing 3 was shown in drawing 10. The output impedance of the semiconductor chip 16 containing a bonding wire 1-100ohm, The width of face of the transmission line 9 which formed the specific inductive capacity of 50 ohms and the dielectric substrate 44 for the load impedance on 8.1 and the dielectric substrate 44 0.3mm, The matching circuit loss at the time of optimizing the length of transmission-line 9a, transmission-line 9b, and transmission-line 9c and the value of the chip capacity 10, 11, and 12 so that dielectric dissipation factor $\tan\delta$ of the dielectric substrate 44 may be set to 0.017 and it may have consistency by 1.9GHz is shown. In drawing 4, curves 1, 2, and 3 are calculated value in case the thickness of the dielectric substrate 44 is 0.15mm, 0.3mm, and 0.6mm, respectively. Matching circuit loss tends to become low as the dielectric substrate 44 which forms the transmission line 9 becomes thick so that clearly from drawing 4. For example, although the thickness of the dielectric substrate 44 of the matching circuit loss by 0.15mm is 0.16dB when the output impedance of the semiconductor chip 16 containing a bonding wire is 10ohms, if the thickness of the dielectric substrate 44 is set to 0.3mm and it will be set to 0.13dB and 0.6mm, 0.1dB will decrease.

[0032] Example 2 drawing 5 (a) is the exploded view of the RF circuit module of an example 2. Drawing 5 (b) is the cross section of the A-B section at the time of assembling drawing 5 (a). On the dielectric substrate 1 of the 1st layer, the input-side matching circuit which consists of the transmission line 2 and chip capacity 3, 4, and 5 is formed, connection and the chip capacity 4 are connected to an earth terminal 6, and the chip capacity 3 connects connection and the chip capacity 5 to an earth terminal 7 at an input terminal 8. grounding formed in the rear face of the dielectric substrate 24 of the 3rd layer by through hole 8a which formed the input terminal 8 in the dielectric substrate 18 of a two-layer eye, and through hole 8b prepared in the dielectric substrate 24 of the 3rd layer -- it connects with terminal 8c which removed and prepared the conductor Furthermore, the output side matching circuit which consists of the transmission line 9 and chip capacity 10, 11, and 12 is formed, connection and the chip capacity 11 are connected to an earth terminal 13, and the chip capacity 10 connects connection and the chip capacity 12 to an earth terminal 14 at an output terminal 15. grounding formed in the rear face of the dielectric substrate 24 of the 3rd layer by through hole 15a which formed the output terminal 9 in the dielectric substrate 18 of a two-layer eye, and through hole 15b prepared in the dielectric substrate 24 of the 3rd layer -- it connects with terminal 15c which removed and prepared the conductor

[0033] grounding which formed the semiconductor chip 16 in dielectric substrate 18 front face of a two-layer eye at the dielectric substrate 1 of the 1st layer -- in order to paste a conductor 19, the hole 17 which removes a dielectric and penetrates this is formed The transmission line 2 prepared in dielectric substrate 1 front face of the 1st layer is connected to a terminal 26. Moreover, the transmission line 9 prepared in dielectric substrate 1 front face of the 1st layer is connected to a terminal 32.

[0034] A semiconductor chip 16 is pasted up on the transmission lines 2 and 9 prepared in dielectric substrate 1 front face of the 1st layer with bonding. grounding formed in dielectric substrate 18 front face of the two-layer eye which pasted up the semiconductor chip 16 -- grounding which formed the conductor 19 in dielectric substrate 24 front face of the 3rd layer by the through hole of jointing of a semiconductor chip 16 -- grounding formed in the rear face of the dielectric substrate 24 of the 29 or 3rd layer of the conductor -- it connects with a conductor 34

[0035] grounding formed in dielectric substrate 18 front face of a two-layer eye so that the portion which counters the transmission line 9 of the output side matching circuit formed in dielectric substrate 1 front face of the 1st layer might be included -- the section is removed for a part of conductor 19 35 grounding -- grounding which formed the conductor 19 in the front face and rear face of the dielectric substrate 24 of the 3rd layer by the through hole of a dielectric substrate periphery -- it connects with conductors 29 and 34

[0036] Example 3 drawing 6 (a) is the exploded view of the RF circuit module of an example 2. Drawing 6 (b) is the cross section of the A-B section at the time of assembling drawing 6 (a). The input-side matching circuit which consists of the transmission line 2 and chip capacity 3, 4, and 5 is formed in dielectric substrate 1 front face of the 1st layer, the chip capacity 4 is connected to an earth terminal 6, and the chip capacity 3 connects the chip capacity 5 to an earth terminal 7 at an input terminal 8. grounding formed in the rear face of the dielectric substrate 24 of the 3rd layer by through hole 8a which formed the input terminal 8 in the dielectric substrate 18 of a two-layer eye, and through hole 8b prepared in the dielectric substrate 24 of the 3rd layer -- it connects with terminal 8c which removed and prepared the conductor Furthermore, the output side matching circuit which consists of the transmission line 9 and chip capacity 10, 11, and 12 is formed, the chip capacity 11 is connected to an earth terminal 13, and the chip capacity 10 connects the chip capacity 12 to an earth terminal 14 at an output terminal 15. grounding formed in the rear face of the dielectric substrate 24 of the 3rd layer by through hole 15a which formed the output terminal 9 in the dielectric substrate 18 of a two-layer eye, and through hole 15b prepared in the dielectric substrate 24 of the 3rd layer -- it connects with terminal 15c which removed and formed the conductor 34

[0037] grounding which formed the semiconductor chip 16 in dielectric substrate 18 front face of a two-layer eye at the dielectric substrate 1 of the 1st layer -- in order to paste a conductor 19, the hole 17 which removes a dielectric and penetrates this is formed The transmission line 2 prepared on the dielectric substrate 1 of the 1st layer is connected to a terminal 26. Moreover, the transmission line 9 prepared in dielectric substrate 1 front face of the 1st layer is connected to a terminal 32.

[0038] A semiconductor chip 16 is pasted up on the transmission lines 2 and 9 prepared in dielectric substrate 1 front face of the 1st layer with bonding. grounding formed in dielectric substrate 18 front face of the two-layer eye which pasted up the semiconductor chip 16 -- grounding which formed the conductor 19 in dielectric substrate 24 front face and rear face of the 3rd layer by the through hole of jointing of a semiconductor chip 16 -- it connects with conductors 29 and 34

[0039] the portion which counters the transmission line 9 of the output side matching circuit of dielectric substrate 1 front face of the 1st layer is included -- as -- grounding of dielectric substrate 18 front face of a two-layer eye -- a part of conductor 19 35 is removed furthermore, grounding of dielectric substrate 24 front face of the 3rd layer -- it removes so that the portion which counters the transmission line 9 in a part of conductor 29 40 may be included grounding -- grounding which connected the conductors 19 and 29 of each other by the through hole of a dielectric substrate periphery, and was formed in the rear face of the dielectric substrate 24 of the 3rd layer -- it connects with a conductor 34

[0040] Example 4 drawing 7 (a) is the exploded view of the RF circuit module of an example 4. Drawing 7 (b) is the cross section of the A-B section at the time of assembling drawing 7 (a). The input-side matching circuit which consists of the transmission line 2 and chip capacity 3, 4, and 5 is formed in dielectric substrate 1 front face of the 1st layer, the chip capacity 4 is connected to an earth terminal 6, and the chip capacity 3 connects the chip capacity 5 to an earth terminal 7 at an input terminal 8. grounding formed in the rear face of the dielectric substrate 24 of the 3rd layer by through hole 8a which formed the input terminal 8 in the dielectric substrate 18 of a two-layer eye, and through hole 8b prepared in the dielectric substrate 24 of the 3rd layer -- it connects with terminal 8c which removed and prepared the conductor Furthermore, the output side matching circuit which consists of the transmission line 9 and chip capacity 10, 11, and 12 is formed, the chip capacity 11 is connected to an earth terminal 13, and the chip capacity 10 connects the chip capacity 12 to an earth terminal 14 at an output terminal 15. grounding formed in the rear face of the dielectric substrate 24 of the 3rd layer by through hole 15a which formed the output terminal 9 in the dielectric substrate 18 of a two-layer eye, and through hole 15b prepared in the dielectric substrate 24 of the 3rd layer -- it connects with terminal 15c which removed and prepared the conductor grounding which formed the semiconductor chip 16 in dielectric substrate 18 front face of a two-layer eye at the dielectric substrate 1 of the 1st layer -- in order to paste a conductor 19, the hole 17 which removes a dielectric and penetrates this is formed The transmission line 2 prepared in dielectric substrate 1 front face of the 1st layer is connected to a terminal 26. Moreover, the transmission line 9 prepared in dielectric substrate 1 front face of the 1st layer is connected to a terminal 32.

[0041] A semiconductor chip 16 is pasted up on the transmission lines 2 and 9 prepared in dielectric substrate 1 front face of the 1st layer with bonding. grounding formed in dielectric substrate 18 front face of the two-layer eye which pasted up the semiconductor chip 16 -- grounding which formed the conductor 19 in the front face and rear face of the dielectric substrate 24 of the 3rd layer by the through hole of jointing of a semiconductor chip 16 -- it connects with conductors 29 and 34

[0042] the portion which counters the transmission line 2 of the input-side matching circuit of dielectric substrate 1 front face of the 1st layer is included -- as -- grounding of dielectric substrate 18 front face of a two-layer eye -- a part of conductor 19 41 is removed furthermore, the portion which counters the transmission line 9 of an output side matching circuit is included -- as -- grounding of dielectric substrate 18 front face of a two-layer eye -- a part of conductor 19 35 is removed A removal portion can make a dielectric substrate thicker than the dielectric substrate 24 of the dielectric substrate 1 of the 1st layer, and the 18 or 3rd layer of the dielectric substrate of a two-layer eye. grounding -- grounding which formed the conductor 19 in the front face and rear face of the dielectric substrate 24 of the 3rd layer by the through hole of a dielectric substrate periphery -- it connects with conductors 29 and 34

[0043] Example 5 drawing 8 (a) is the exploded view of the RF circuit module of an example 5. Drawing 8 (b) is the cross section of the A-B section at the time of assembling drawing 8 (a). The input-side matching circuit which consists of the transmission line 2 and chip capacity 3, 4, and 5 is formed in dielectric substrate 1 front face of the 1st layer, the chip capacity 4 is connected to an earth terminal 6, and the chip capacity 3 connects the chip capacity 5 to an earth terminal 7 at an input terminal 8. grounding formed in the rear face of the dielectric substrate 18 of a two-layer eye by through hole 8a which formed the input terminal 8 in the dielectric substrate 18 of a two-layer eye -- it connects with terminal 8c which removed and prepared the conductor Furthermore, the output side matching circuit which consists of the transmission line 9 and chip capacity 10, 11, and 12 is formed, the chip capacity 11 is connected to an earth terminal 13, and the chip capacity 10 connects the chip capacity 12 to an earth terminal 14 at an output terminal 15. grounding formed in the rear face of the dielectric substrate 18 of a two-layer eye by through hole 15a which formed the output terminal 9 in the dielectric substrate 18 of a two-layer eye -- it connects with terminal 15c which removed and prepared the conductor

[0044] grounding which formed the semiconductor chip 16 in dielectric substrate 18 front face of a two-layer eye at the dielectric substrate 1 of the 1st layer -- in order to paste a conductor 19, the hole 17 which removes a dielectric and penetrates this is formed The transmission line 2 prepared in dielectric substrate 1 front face of the 1st layer is connected to a terminal 26. Moreover, the transmission line 9 prepared in dielectric substrate 1 front face of the 1st layer is connected to a terminal 32.

[0045] A semiconductor chip 16 is pasted up on the transmission lines 2 and 9 prepared in dielectric substrate 1 front face of the 1st layer with bonding. grounding formed in dielectric substrate 18 front face of the two-layer eye which pasted up the semiconductor chip 16 -- grounding which formed the conductor 19 in the rear face of the dielectric substrate 18 of a two-layer eye by the through hole of jointing of a semiconductor chip 16 -- it connects with a conductor 29

[0046] the portion which counters the transmission line 9 of the output side matching circuit of dielectric substrate 1 front face of the 1st layer is included -- as -- grounding of dielectric substrate 18 front face of a two-layer eye -- a part of conductor 19 -- it removes 35 times A removal portion can make a dielectric substrate thicker than the dielectric substrate 1 of the 1st layer, and the dielectric substrate 18 of a two-layer eye. grounding -- grounding which formed the conductor 19 in the rear face of the dielectric substrate 18 of the 2nd layer by the through hole of a dielectric substrate periphery -- it connects with a conductor 29

[0047] Example 6 drawing 15 is the block diagram of the mobile radio terminal which is one example of the communication device of this invention. Drawing 16 is the part plot plan of the mobile radio terminal high-frequency section shown in drawing 15. The signal of a transmitting side is outputted from the antenna -2 of 102 via the modulator of a sign 108, the burst switch of 107, the drive amplifier of 106, the filter of 105, the power amplifier of 104, and the duplexer of 103. The signal of a receiving side is a die BASHII method which compares the case where it goes via the low noise amplifier of the case where it goes via the low noise amplifier of the antenna -1, 109 of a sign 101, the filter of 105, the frequency converter of 110, and the intermediate frequency amplifier of 111, and the antenna -2, 109 of a signal 102, the filter of 105, the frequency converter of 110, and the intermediate frequency amplifier of 111, is processed in the recovery unit of 113, and reaches the baseband unit of 114. It is the frequency synthesizer of 112.

[0048] The RF circuit module indicated in the above-mentioned examples 1-5 is used for power amplifier 104 and a low noise amplifier 109. as power amplifier 104 -- the transmission line of an output side matching circuit, and grounding -- a conductor -- the transmission line of an input-side matching circuit besides the RF circuit module which carried out ** to more than two-layer in the thickness of the dielectric substrate of a between, and grounding -- a conductor -- the RF circuit module which also carried out thickness of the dielectric substrate of a between to more than two-layer is used

[0049] as a low noise amplifier 109 -- the transmission line of an input-side matching circuit, and grounding -- a conductor -- the transmission line of an output side matching circuit besides the RF circuit module which carried out ** to more than two-layer in the thickness of the dielectric substrate of a between, and grounding -- a conductor -- the RF circuit module which also carried out thickness of the dielectric substrate of a between to more than two-layer is used

[0050] A mobile radio terminal can be miniaturized by using these RF circuit modules.

[0051]

[Effect of the Invention] Since it is possible to thicken thickness of a required portion, without changing the thickness of the whole dielectric substrate according to this invention, transmission loss can be reduced, and it is a RF circuit module and the miniaturization of the communication device using this is attained.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the exploded view of the RF circuit module of the example 1 of this invention.

[Drawing 2] It is the cross section of the RF circuit module of the example 1 of this invention.

[Drawing 3] It is drawing showing the equal circuit as the whole amplifier of the RF circuit module of the example 1 of this invention.

[Drawing 4] It is drawing which calculated loss of the output side matching circuit of the conventional RF circuit module.

[Drawing 5] It is the exploded view and cross section of a RF circuit module of this invention. [of an example 2]

[Drawing 6] It is the exploded view and cross section of a RF circuit module of this invention. [of an example 3]

[Drawing 7] It is the exploded view and cross section of a RF circuit module of this invention. [of an example 4]

[Drawing 8] It is the exploded view and cross section of a RF circuit module of this invention. [of an example 5]

[Drawing 9] It is the cross section of the transmission line formed on the dielectric substrate of a monolayer.

[Drawing 10] It is drawing which calculated RF loss of the transmission line formed on the dielectric substrate of a monolayer by having changed the thickness of a dielectric substrate.

[Drawing 11] It is drawing which calculated RF loss of the transmission line formed on the dielectric substrate of a monolayer by having changed the width of face of a conductor.

[Drawing 12] It is the cross section of the transmission line formed in the two-layer dielectric substrate.

[Drawing 13] It is drawing which calculated RF loss of the transmission line formed in the two-layer dielectric substrate by having changed the thickness of a dielectric substrate.

[Drawing 14] It is drawing which calculated RF loss of the transmission line formed in the two-layer dielectric substrate by having changed the width of face of a conductor.

[Drawing 15] It is the block diagram of the mobile radio terminal high-frequency section.

[Drawing 16] It is the part plot plan of the mobile radio terminal high-frequency section.

[Description of Notations]

1 -- dielectric substrate and 2 -- transmission-line, 3 and 4, 5 -- chip capacity, 6, and 7 -- grounding -- a conductor -- 8 -- input terminal and 9 -- the transmission line, 10 and 11, 12 -- chip capacity, 13, and 14 -- grounding -- a conductor -- 15 [-- The hole which removed the dielectric,] -- An output terminal, 16 -- A semiconductor chip, 17 18 -- dielectric substrate and 19 -- grounding -- a conductor, 20, 21 and 22, and 23 -- through hole -- 24 [-- 27 A terminal, 28 / -- Through hole,] -- A dielectric substrate, 25 -- The transmission line, 26 29 -- grounding -- a conductor, 30 -- dielectric substrate, and 31 -- the transmission line, 32 -- terminal, and 33 -- grounding -- grounding on a conductor and the rear face of 34 -- a conductor and 35 -- grounding -- the removal portion of a conductor, 36, 37 and 38, and 39 -- grounding -- a conductor, 120, 121, 122, 123, 151, 152 and 153, and a 154 -- through hole

[Translation done.]